

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-204741

(43)Date of publication of application : 05.08.1997

(51)Int.Cl.

G11B 20/18
G11B 20/18
G11B 20/18
G11B 19/04
G11B 19/28

(21)Application number : 08-010394

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 24.01.1996

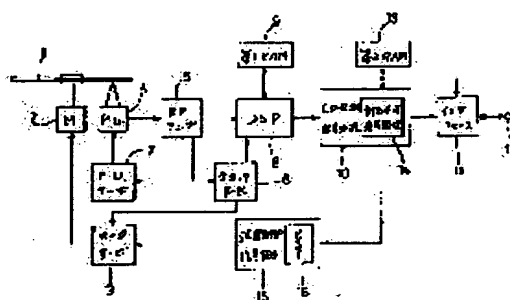
(72)Inventor : KANEKO YUTAKA

(54) DISK DRIVE SPEED CONTROLLER

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress the deterioration in a correspondent degree for disk abnormality such as a scratch and eccentricity, etc., of a disk and the increase of an occurrence frequency of a read error of the disk due to a temp. rise in a player when a digital recording signal on the disk is read at high speed.

SOLUTION: Under condition that the error correction of the digital recording signal isn't performed or the error detection of the digital recording signal is performed by a signal processing circuit 8 or 10, a speed control signal controlling a motor servo circuit 3 to lower the drive speed of the disk stepwise is generated from a speed control signal generation circuit 15. Thus a data transfer rate is accelerated to the maximum while preventing the read performance of the digital recording signal from deteriorating.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-204741

(43) 公開日 平成9年(1997)8月5日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 20/18	5 5 0	9558-5D	G 1 1 B 20/18	5 5 0 Z
	5 7 0	9558-5D		5 7 0 K
	5 7 2	9558-5D		5 7 2 C
		9558-5D		5 7 2 F
19/04	5 0 1		19/04	5 0 1 D
審査請求 未請求 請求項の数 7 O L (全 7 頁) 最終頁に続く				

(21) 出願番号 特願平8-10394

(22) 出願日 平成8年(1996)1月24日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 金子 豊

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

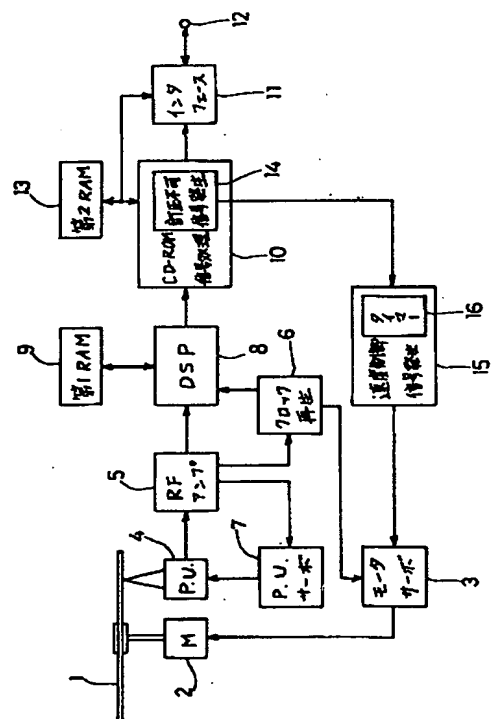
(74) 代理人 弁理士 安富 耕二

(54) 【発明の名称】 ディスク駆動速度制御装置

(57) 【要約】

【課題】 高速でディスクのデジタル記録信号の読み取りを行うと、ディスクの傷や偏重心等のディスク異常に対しての対応度の低下やプレーヤ内部の温度上昇を招くことによりディスクの読み取りエラーの発生頻度が増加するという問題を解決することを課題とする。

【解決手段】 信号処理回路8または10によりデジタル記録信号の誤り訂正が行えなかったこと、あるいはデジタル記録信号の誤り検出が行われたことを条件としてディスクの駆動速度を段階的に低下させるべくモータサーボ回路3を制御する速度制御信号を速度制御信号発生回路15から発生させるようにし、デジタル記録信号の読み取り性能の劣化を防止しながらデータ転送レートの高速化を最大限の確保を図っている。



【特許請求の範囲】

【請求項1】 定格速度より高速でディスクのデジタル記録信号の読み取りが可能なディスクプレーヤにおいて、ディスクを駆動するスピンドルモータと、該スピンドルモータを制御するモータサーボ回路と、ディスクから読み取られたデジタル記録信号の誤り訂正処理を含む復号処理を行う信号処理回路と、該信号処理回路によりデジタル記録信号の誤り訂正が行えなかったことを条件としてディスクの駆動速度を段階的に低下させるべく前記モータサーボ回路を制御する速度制御信号を発生する速度制御信号発生回路とを具備したディスク駆動速度制御装置。

【請求項2】 定格速度より高速でディスクのデジタル記録信号の読み取りが可能なディスクプレーヤにおいて、ディスクを駆動するスピンドルモータと、該スピンドルモータを制御するモータサーボ回路と、ディスクから読み取られたデジタル記録信号の誤り検出処理を含む復号処理を行う信号処理回路と、該信号処理回路によりデジタル記録信号の誤り検出が行われたことを条件としてディスクの駆動速度を段階的に低下させるべく前記モータサーボ回路を制御する速度制御信号を発生する速度制御信号発生回路とを具備したディスク駆動速度制御装置。

【請求項3】 ディスクの定常読み取り状態におけるディスクの駆動速度の低下可能な範囲の下限をディスクの定格の駆動速度以上とするべく前記速度制御信号発生回路から発生させる速度制御信号を設定したことを特徴とする請求項1あるいは請求項2記載のディスク駆動速度制御装置。

【請求項4】 ディスクの読み取り開始時において、ディスクの最高設定駆動速度とするべく前記速度制御信号発生回路から発生させる速度制御信号を設定したことを特徴とする請求項1あるいは請求項2記載のディスク駆動速度制御装置。

【請求項5】 定格速度より高速でディスクのデジタル記録信号の読み取りが可能なディスクプレーヤにおいて、ディスクを駆動するスピンドルモータと、該スピンドルモータを制御するモータサーボ回路と、ディスクから読み取られたデジタル記録信号の誤り訂正処理を含む復号処理を行う信号処理回路と、ディスクの駆動速度が最高設定駆動速度より低下されている状態においてあらかじめ設定した一定時間内に前記信号処理回路によるデジタル記録信号の誤り訂正が行われなかったことを条件としてディスクの駆動速度を上昇させるべく前記モータサーボ回路を制御する速度制御信号を発生する速度制御信号発生回路とを具備したディスク駆動速度制御装置。

【請求項6】 定格速度より高速でディスクのデジタル記録信号の読み取りが可能なディスクプレーヤにおいて、ディスクを駆動するスピンドルモータと、該スピンドルモータを制御するモータサーボ回路と、ディスクか

ら読み取られたデジタル記録信号の誤り検出処理を含む復号処理を行う信号処理回路と、ディスクの駆動速度が最高設定駆動速度より低下されている状態においてあらかじめ設定した一定時間内に前記信号処理回路によるデジタル記録信号の誤り検出が行われなかったことを条件としてディスクの駆動速度を上昇させるべく前記モータサーボ回路を制御する速度制御信号を発生する速度制御信号発生回路とを具備したディスク駆動速度制御装置。

【請求項7】 ディスクの最高設定駆動速度に到達するまで前記速度制御信号発生回路から段階的にディスクの駆動速度を上昇させるべくモータサーボ回路を制御する速度制御信号を発生するようにしたことを特徴とする請求項5あるいは請求項6記載のディスク駆動速度制御装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は、定格より高速でディスクを駆動して転送レートの高速化を図ったディスクプレーヤにおけるディスクの駆動速度の制御に特徴を有するディスク駆動速度制御装置に関し、ディスクの高速駆動時におけるデジタル記録信号の読み取りエラーを対策したディスク駆動速度制御装置に関する。

【0002】

【従来の技術】コンピュータ用データが記録されたディスクをホストコンピュータのROMとして活用するCD-ROMディスクプレーヤが知られている。

【0003】このようなディスクプレーヤにおいては、ディスクの駆動速度を定格速度の2、4、6または8倍と高速にし、定格速度より高速でディスクのデジタル記録信号の読み取りが行われ、データ転送レートの高速化が図られたものが主流になっている。

【0004】

【発明が解決しようとする課題】ところで、ディスクプレーヤにおいて、高速でディスクのデジタル記録信号の読み取りを行うと、ディスクの傷や偏重心等のディスク異常に対しての対応度が低下し、ディスクの読み取りエラーの発生頻度が増加するという問題があった。

【0005】また、CD-ROMディスクプレーヤの如く、線速度一定でディスクを駆動する必要があるディスクプレーヤにおいては、アクセス動作によりディスクの読み取り位置を径方向に変化させる場合にディスクの読み取り位置に対応させてディスクの回転数を変化させる必要があるが、高速でディスクのデジタル記録信号の読み取りを行うと、ディスクの内周と外周とにおける回転数の差が拡大するので、スピンドルモータの回転数が高速であることに伴う発熱に加え、アクセス動作時におけるスピンドルモータの加減速を急速に行うことに伴う発熱により該スピンドルモータの発熱が膨大であった。その為、プレーヤ内部の温度上昇が著しく、それによりディスクが撓められたり、また、デジタル記録信号の復号

処理の為の信号処理動作を高速化させることによる発熱に加えて信号処理回路が加熱されてディスクの読み取りエラーの発生頻度が増加するという問題があった。

【0006】

【課題を解決するための手段】本発明は、信号処理回路によりデジタル記録信号の誤り訂正が行えなかったこと、あるいはデジタル記録信号の誤り検出が行われたことを条件としてディスクの駆動速度を段階的に低下させるべくモータサーボ回路を制御する速度制御信号を速度制御信号発生回路から発生させるようにし、デジタル記録信号の読み取り性能の劣化を防止しながらデータ転送レートの高速化を最大限の確保を図っている。

【0007】また、ディスクの駆動速度が最高設定駆動速度より低下されている状態においてあらかじめ設定した一定時間内に信号処理回路によるデジタル記録信号の誤り訂正が行えなかったこと、あるいは前記一定時間内にデジタル記録信号の誤り検出が行われなかったことを条件としてディスクの駆動速度を上昇させるべくモータサーボ回路を制御する速度制御信号を速度制御信号発生回路から発生させるようにし、ディスクの傷や撓み、信号処理回路の発熱、あるいはディスクプレーヤの振動等のディスクの読み取り環境の変化によってディスクの駆動速度を高速方向に復帰させ、デジタル記録信号の読み取り性能を確保した上でデータ転送レートの高速化を追求する。

【0008】

【実施例】図1は本発明に係るディスク駆動速度制御装置を備えるCD-ROMディスク対応のディスクプレーヤの回路ブロック図であり、該ディスクプレーヤは例えば定格速度の8倍速までの線速度一定で駆動可能に成されている。

【0009】図1において、1はCD-ROMディスク、2はディスク1を回転駆動するスピンドルモータ、3は該スピンドルモータ2の駆動制御を行うモータサーボ回路である。

【0010】4はディスク1をトレースするレーザー光の読み取りビームを射出し、ディスク1のデジタル記録信号を読み出す光ピックアップ、5は該光ピックアップ4から読み出されるデジタル記録信号のRF信号（高周波信号）を増幅し、波形整形するRFアンプ、6は該RFアンプ5により波形整形された2値信号からPLL回路によりビットクロックを再生するクロック再生回路、7は読み取りビームをディスク1の信号面に合焦させるフォーカシング制御及び読み取りビームをディスク1の信号トラックに追従させるトラッキング制御を行うと共に、光ピックアップ4自体をディスク1の径方向に送るスレッド送り制御を行うピックアップサーボ回路である。

【0011】8はRFアンプ5を介して得られたデジタル記録信号をオーディオ専用のCD-DAディスクの信

号フォーマットと共通な範囲までデジタル信号処理して復号するデジタル信号処理回路、9は該デジタル信号処理回路8によるデジタル信号処理に用いられる第1RAMである。

【0012】10はデジタル信号処理回路8による復号により得られたCD-ROMデータを更にCD-ROMデータに対応したデジタル信号処理を行うことにより同期検出を行うと共に、CD-ROMデータ独自の誤り検出及び誤り訂正を行うCD-ROM信号処理回路、11は出力端子12を介して外部に接続されるホストコンピュータ（図示せず）との整合を行うインターフェース、13は前記CD-ROM信号処理回路10によるデジタル信号処理に用いられると共に、ホストコンピュータに送出するCD-ROMデータを備蓄するのに用いられる第2RAMである。

【0013】14はCD-ROM信号処理回路10によりCD-ROMデータの復号処理を行なった際にそのCD-ROMデータの誤り訂正が出来なかったことを示す誤り訂正不可信号を発生する訂正不可信号発生回路である。

【0014】15は前記訂正不可信号発生回路14の誤り訂正不可信号の発生に応じてモータサーボ回路3を制御する速度制御信号を発生する速度制御信号発生回路であり、該速度制御信号発生回路15はスピンドルモータ2を高速回転させるほど幅が広いパルス信号が発生されるPWM信号の速度制御信号が発生されるように成されている。

【0015】次に図1の動作に付いて説明する。モータサーボ回路3は、ディスク1のデジタル記録信号中の最短パルス幅（定格速度における3T）未満のパルス幅を無くし、その最短パルス幅が所定の期間になるようにディスクモータ2を速度制御し、その上で再生クロックと基準クロックとを各々分周して位相比較し、スピンドルモータ2に位相サーボをかけてディスク1を所定の線速度一定で駆動する。

【0016】光ピックアップ4は、ディスク1に記録されたデジタル記録信号の読み取りを行い、そのデジタル記録信号はRFアンプ5により増幅され、波形整形される。前記RFアンプ5で波形整形されたデジタル記録信号は、クロック再生回路6により再生されたビットクロックに同期されてデジタル信号処理回路8によりCD-DAディスクの信号フォーマットと共通な範囲まで復号処理される。

【0017】前記デジタル信号処理回路8による復号により得られたCD-ROMデータは、CD-ROM信号処理回路10により更にCD-ROMデータに対応したデジタル信号処理が施され、同期検出が行われると共に、CD-ROMデータ独自の誤り検出及び誤り訂正が行われる。

【0018】前記CD-ROM信号処理回路10により

デジタル信号処理が施されたCD-ROMデータは、ホストコンピュータからのコマンドに応じてインタフェース11を介して該ホストコンピュータが接続される出力端子12から導出される。

【0019】次に、本発明の特徴となるディスクの駆動速度の制御に関する説明を図2のフローチャートを用いて行う。ディスク再生操作が行われ、ディスクの読み取りが開始される際には、速度制御信号発生回路15はディスクの駆動速度を最高設定駆動速度とすべく速度制御信号を発生するように設定され(ステップa)、ディスクの読み取りが開始されると、その速度制御信号によりモータサーボ回路3によるスピンドルモータ2の駆動制御により初期状態においてディスク1が最高設定駆動速度(8倍速)により線速度一定で駆動される。

【0020】ところで、速度制御信号発生回路15にはタイマー手段16が備えられており、該速度制御信号発生回路15から速度制御信号が発生されると同時にタイマー手段16がリセットされ、該タイマー手段16による計時が開始される(ステップb)。

【0021】その後、CD-ROM信号処理回路10で復号処理されるCD-ROMデータの誤り訂正が行えなかったことを示す訂正不可信号が訂正不可信号発生回路14から発生されているか否かが判断される(ステップc)。

【0022】前記訂正不可信号発生回路14から訂正不可信号が発生されると、次に現状のディスクの駆動速度が駆動速度範囲の下限(4倍速)か否かが判断され(ステップd)、ディスクの駆動速度が駆動速度範囲の下限でない場合は速度制御信号発生回路15からディスクの駆動速度を1段階低下させる速度制御信号が発生されるようになる(ステップe)。その後、ステップbに戻り、タイマー手段16がリセットされ、該タイマー手段16による計時が再び開始される。

【0023】尚、ディスクの駆動速度範囲は、高速駆動状態において定常速度の4~8倍速となっており、ディスクの駆動速度範囲の下限は4倍速に設定されている。そして、4~8倍速の間で64(=2⁶)段階で線速度一定でディスクの駆動速度を可変とすべく速度制御信号発生回路15からは速度制御信号が発生可能と成されている。

【0024】訂正不可信号発生回路14から訂正不可信号が発生された状態において、ディスクの駆動速度が既に駆動速度範囲の下限になっている場合は、ディスクの読み取りを中止する制御を行う別の処理モードへ移行する。

【0025】ところで、訂正不可信号発生回路14から訂正不可信号が発生されない場合は、タイマー手段16による計時が完了したか否かを判断し(ステップf)、あらかじめ設定された一定時間に訂正不可信号が発生されなかったことを判断する。前記タイマー手段16によ

り計時される一定時間は、スピンドルモータ2及びモータサーボ回路3が適切に放熱される時間を考慮して設定されている。

【0026】タイマー手段16による計時の完了が行われると、次に現状のディスクの駆動速度が駆動速度範囲の上限か否かが判断され(ステップg)、ディスクの駆動速度が駆動速度範囲の上限でない場合は速度制御信号発生回路15からディスクの駆動速度を1段階上昇させる速度制御信号が発生されるようになる(ステップh)。その後、タイマー手段16がリセットされ、該タイマー手段16による計時が再び開始されるステップbに戻る。

【0027】一方、タイマー手段16による計時の完了が行われた状態で、ディスクの駆動速度が既に駆動速度範囲の上限になっている場合は、速度制御信号発生回路15からディスクの駆動速度をそのまま維持させる速度制御信号が継続して発生される(ステップi)。その後、ステップbに戻り、タイマー手段16がリセットされ、該タイマー手段16による計時が再び開始される。

【0028】また、タイマー手段16による計時の完了が行われていない状態においては、速度制御信号発生回路15からディスクの駆動速度をそのまま維持させる速度制御信号が継続して発生され(ステップj)、タイマー手段16による計時の完了が行われるまでステップcに戻り、訂正不可信号発生回路14から訂正不可信号が発生されているか否かが判断される。

【0029】以上、図2のフローチャートを説明したように、CD-ROM信号処理回路10によりCD-ROMデータの誤り訂正が行えずに訂正不可信号発生回路14から訂正不可信号が発生されるごとに速度制御信号発生回路15から発生される速度制御信号を切り替えてディスクの駆動速度が1段階ずつ低下されるようになっている。その為、ディスクの傷や埃、信号処理回路の発熱、あるいはディスクプレーヤの振動等のディスクの読み取り環境によってCD-ROMデータの誤り訂正が行えない場合が生じるディスクの読み取り状況になったときにディスクの駆動速度を1段階ずつ低下させて正しくCD-ROMデータの復号が行える状況下でのディスクの最高駆動速度が探し出され、ディスクの駆動速度の高速化とディスクの読み取り性能との両立が図れる。

【0030】また、訂正不可信号発生回路14から訂正不可信号が発生されずにタイマー手段16による計時の完了が行われれば、該タイマー手段16による計時の完了が行われるごとに速度制御信号発生回路15から発生される速度制御信号を切り替えてディスクの駆動速度が1段階ずつ上昇されるようになっている。その為、ディスクの駆動速度が一旦低下された場合であっても正しくCD-ROMデータの復号が行える状況になったときにディスクの駆動速度を1段階ずつ上昇させて正しくCD-ROMデータの復号が行える状況下でのディスクの最

高駆動速度が捜し出され、一時的なディスクの読み取り環境の悪化によって一旦ディスクの駆動速度が低下されてもディスクの読み取り環境が良くなればディスクの駆動速度が高速に復帰されることになる。

【0031】また、ディスクの駆動速度の低下可能な範囲の下限をディスクの定格の駆動速度の4倍速とし、ディスクの定格の駆動速度以上としているので、ディスクの読み取りが行われても用を足さないディスクの駆動速度やディスクの読み取りが不可能な状況下でむやみにディスクの駆動速度が低下されることが防止される。

【0032】また、ディスクの読み取り開始時において、ディスクの最高設定駆動速度とするべく前記速度制御信号発生回路から発生させる速度制御信号を設定しているため、ディスクの読み取り開始時の熱によるディスクの撓みや信号処理回路の発熱が発生していない可能性が高い状態において、ディスクが最高設定駆動速度で駆動されることになり、理にかなっている。

【0033】尚、前述した実施例においては、速度制御信号発生回路15から発生される速度制御信号をディスクの駆動速度を低下させるように切り替えるのに、CD-ROM信号処理回路10によりCD-ROMデータの誤り訂正が行えなかったことを条件としているが、本願はこの条件の限定されるものではなく、ディスクの読み取りが正しく行えていないことが識別出来れば良い。その為、速度制御信号発生回路15から発生される速度制御信号をディスクの駆動速度を低下させるように切り替えるのに、CD-ROM信号処理回路10によりCD-ROMデータの誤り検出が行われたこと、あるいはデジタル信号処理回路8により復調されるデジタル記録信号の誤り訂正が行えなかったことやそのデジタル記録信号の誤り検出が行われたことを条件とすることが出来る。

【0034】

【発明の効果】以上述べた如く、本発明は、ディスクの傷や撓み、信号処理回路の発熱、あるいはディスクプレーヤの振動等のディスクの読み取り環境によってデジタル記録信号の誤り訂正が行えなくなったり、あるいはデジタル記録信号の誤り検出が行われるようになると、ディスクの駆動速度が段階的に低下されるようになっているので、正しくディスクの読み取りが行える状況下でのディスクの最高駆動速度が捜し出され、ディスクの駆動

速度の高速化とディスクの読み取り性能との両立が図れるという利点が得られる。

【0035】また、本発明は、ディスクの駆動速度が最高設定駆動速度より低下されている状態においてあらかじめ設定した一定時間内に信号処理回路によるデジタル記録信号の誤り訂正が行えなかったこと、あるいは前記一定時間内に信号処理回路によるデジタル記録信号の誤り検出が行われなかったことを条件としてディスクの駆動速度を上昇させるようにしているので、一時的なディスクの読み取り環境の悪化によって一旦ディスクの駆動速度が低下されてもディスクの読み取り環境が良くなればディスクの駆動速度を高速に復帰されることが出来る。特に、ディスクの駆動速度が段階的に上昇されるようになっているので、ディスクの駆動速度が一旦低下された場合であっても正しくディスクの読み取りが行える状況になったときにディスクの駆動速度を段階的に上昇させて正しくディスクの読み取りが行える状況下でのディスクの最高駆動速度が捜し出され、デジタル記録信号の読み取り性能を確保した上でデータ転送レートの高速化を追求することが出来る。

【0036】また、本発明は、ディスクの駆動速度の低下可能な範囲の下限をディスクの定格の駆動速度以上としているので、ディスクの読み取りが行われても用を足さないディスクの駆動速度やディスクの読み取りが不可能な状況下でむやみにディスクの駆動速度が低下されることによる無駄な制御を行うことが防止出来る。

【図面の簡単な説明】

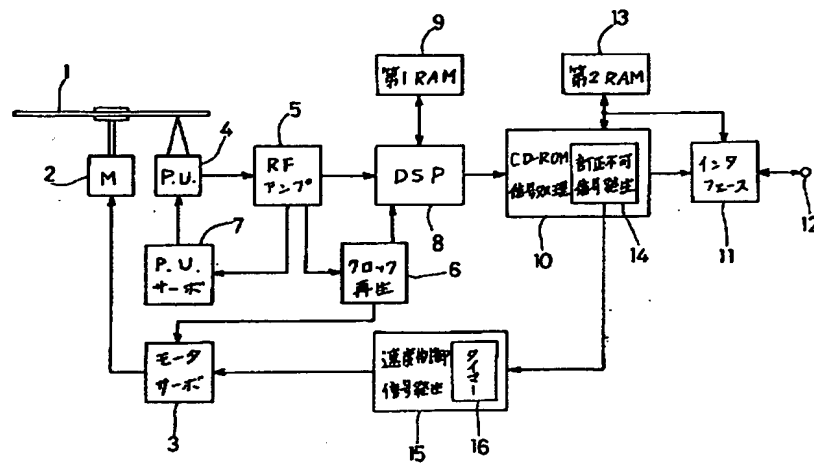
【図1】本発明に係るディスク駆動速度制御装置を備えるCD-ROMディスク対応のディスクプレーヤの回路ブロック図である。

【図2】本発明の特徴となるディスクの駆動速度の制御に関する処理工程を示すフローチャートである。

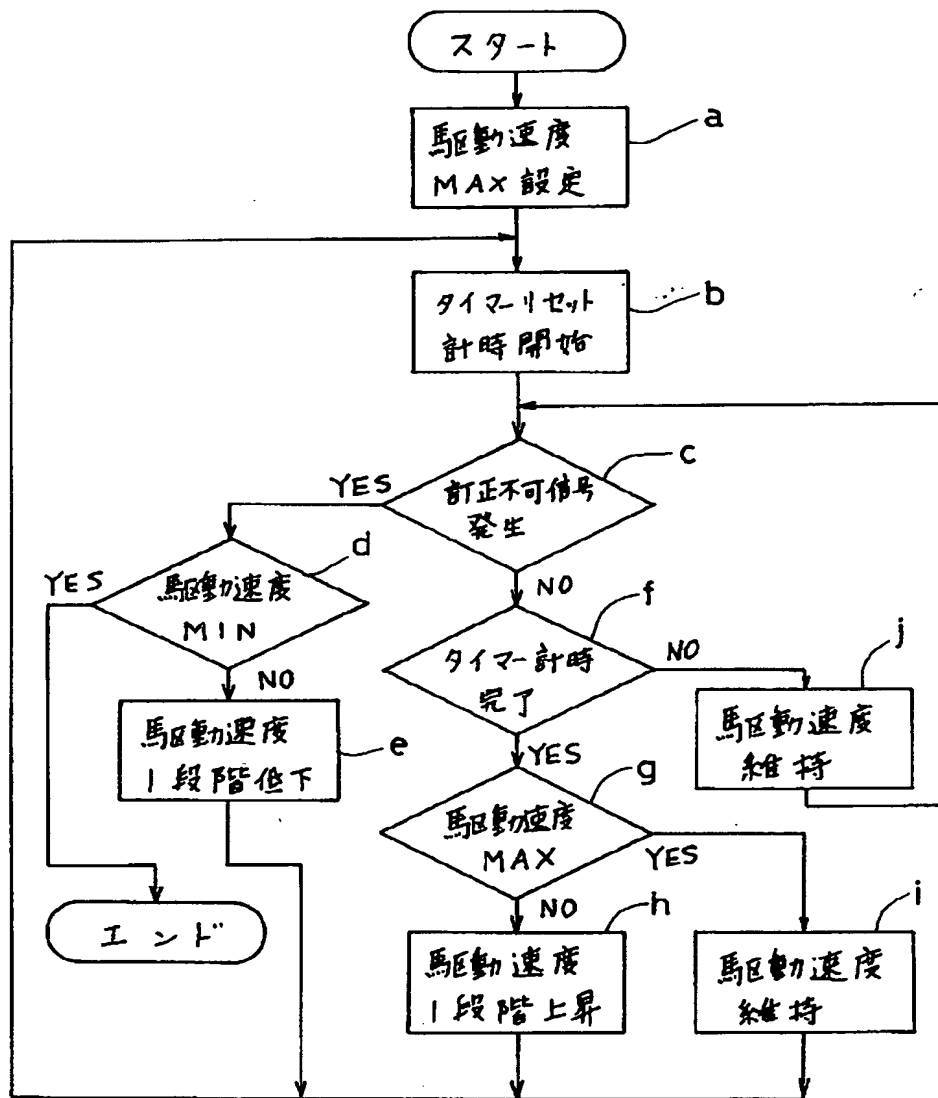
【符号の説明】

- | | |
|----|--------------|
| 2 | スピンドルモータ |
| 3 | モータサーボ回路 |
| 4 | 光ピックアップ |
| 8 | デジタル信号処理回路 |
| 10 | CD-ROM信号処理回路 |
| 14 | 訂正不可信号発生回路 |
| 15 | 速度制御信号発生回路 |

【図1】



【図2】



フロントページの続き

(51)Int. Cl.⁶
G11B 19/28

識別記号 庁内整理番号

FI
G11B 19/28

技術表示箇所

B